


Current-mode switching regulator for power supply

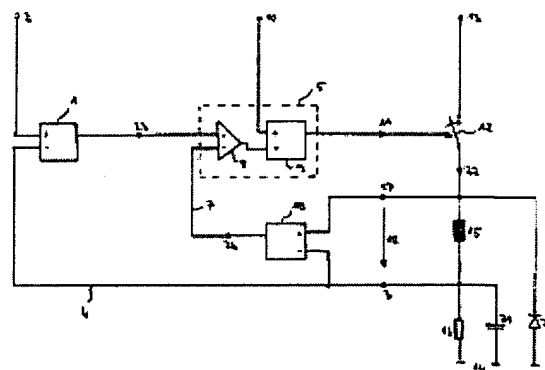
Patent number: DE19814681
Publication date: 1999-10-14
Inventor: TAGHIZADEH KASCHANI KARIM-THOM (DE)
Applicant: SIEMENS AG (DE)
Classification:
- **International:** H02M3/10
- **European:** H02M3/156B
Application number: DE19981014681 19980401
Priority number(s): DE19981014681 19980401

Also published as:

 US6222356 (B1)

Abstract of DE19814681

The switching regulator includes a first regulation arrangement (1) for a voltage regulation and a second regulation arrangement for a load current regulation, which comprise respectively two inputs and respectively one output. A reference signal (2) is supplied to a first input of the first regulation arrangement and a second input is supplied with an output signal (3) of the switching regulator. The output of the first regulation arrangement is coupled with a first input of the second regulation arrangement (5). At least one power switch (12) is provided, which is controlled through a control signal (11) of the second regulation arrangement, and which comprises a load path arranged between a first pole with a first supply voltage (13) and a second pole with a second supply voltage (14). An inductance (15) is arranged in series to the load path, and an integrator (19) produces a regulation signal (40) representing a load current (22) by integrating the voltage (18) on the inductance, which is supplied to a second input of the second regulation arrangement.





①⑨ BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

①⑫ **Offenlegungsschrift**
①⑩ **DE 198 14 681 A 1**

⑤ Int. Cl.⁶:
H 02 M 3/10

⑦① Aktenzeichen: 198 14 681.7
⑦② Anmeldetag: 1. 4. 98
④③ Offenlegungstag: 14. 10. 99

DE 198 14 681 A 1

⑦① Anmelder:
Siemens AG, 80333 München, DE

⑦② Erfinder:
Taghizadeh Kaschani, Karim-Thomas, 82008
Unterhaching, DE

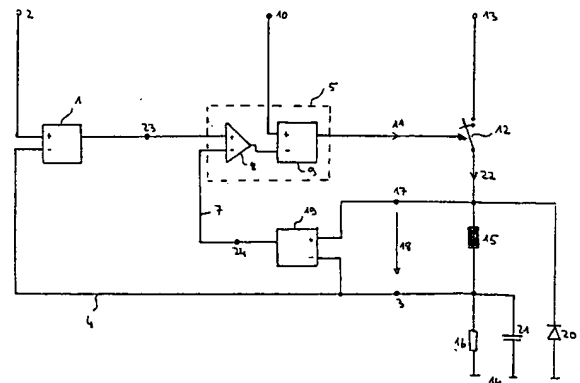
⑤⑥ Entgegenhaltungen:
US 46 72 518
EP 07 59 653 A2
JP 71-5 54 966 A
JP 63-245261 (A) In: Patents Abstracts of Japan,
Sect. E, 1989, Vol.13, No.53 (E-731);

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

Prüfungsantrag gem. § 44 PatG ist gestellt

⑤④ **Current-Mode-Schaltregler**

⑤⑦ Die Erfindung betrifft einen Current-Mode-Schaltregler, bei dem zur Bestimmung des Laststromes eine Meßspannung nicht wie bisher üblich an einem Meßwiderstand abgegriffen wird. Vielmehr wird der Spannungsabfall über der ohnehin erforderlichen Drosselinduktivität als Meßspannung abgegriffen. Über eine spannungsgesteuerte Stromquelle wird durch zeitliche Integration ein vom Laststrom abgeleitetes Regelsignal ermittelt, das als Regelgröße in Regler des inneren Regelkreises zurückgekoppelt wird. Auf diese Weise kann auf den Meßwiderstand verzichtet werden. Durch eine zusätzliche Kompensationseinrichtung ist es außerdem möglich, eine Regelabweichung des Sollpotentials des äußeren Regelkreises zu kompensieren.



DE 198 14 681 A 1

Beschreibung

Die Erfindung betrifft einen Current-Mode-Schaltregler zur Stromversorgung insbesondere zur Anwendung in getakteten Stromversorgungen.

Getaktete Stromversorgungen sind beispielsweise aus U. Tietze, Ch. Schenk, Electronic Circuits – Design and Application, Springer-Verlag 1991, Seite 502, bekannt. Derartige getaktete Stromversorgungen umfassen üblicherweise einen Gleichrichter, einen zur Pulsweitenmodulation vorgesehenen Leistungsschalter, einen Filter sowie einen Regler zur Steuerung des Leistungsschalters. Eine Eingangsspannung – beispielsweise eine gleichgerichtete Netzspannung – wird von dem als Pulsweitenmodulator wirkenden Leistungsschalter in eine gepulste Gleichspannung mit variablen Tastverhältnis umgewandelt. Die Pulsfrequenz kann dabei variabel oder fest eingestellt sein.

Die Aufgabe des Reglers besteht darin, die Spannung am Ausgang des Filters über einen weiten Ausgangsstrombereich konstant zu halten. Der Regler muß also die Spannung am Ausgang des Filters und den Strom am Ausgang des Filters als Eingangsgrößen verarbeiten und daraus ein Steuersignal für den Leistungsschalter bilden. Das Tastverhältnis des Schalters wird dabei durch das Steuersignal beeinflusst.

Zur Regelung von solchen Schaltreglern existieren im wesentlichen drei verschiedene Regelstrategien: die Voltage-Mode-Regelung, die Feed-Forward-Regelung und die Current-Mode-Regelung. Diese Regelstrategien sind beispielsweise in R. E. Tarter, Solid-State Power Conversion Handbook, Wiley Interscience, New York, 1993, beschrieben.

Eine besonders elegante und effektive Regelung, die zudem nur vergleichsweise kleine Kompensationskapazitäten erfordert und somit ideal für den Einsatz in integrierten Schaltungen ist, stellt dabei die Current-Mode-Regelung dar.

Current-Mode-Schaltregler weisen zwei Regelkreise auf. Der innere Regelkreis dient dabei zur Regelung des Laststromes, während der äußere Regelkreis zusammen mit dem inneren Regelkreis zur Regelung der Ausgangsspannung dient. Bei eingeschaltetem Schalttransistor weist die Spannung an einem Meßwiderstand verursacht durch den rampenförmig ansteigenden Strom durch die Drosselspule des Schaltreglers ebenfalls eine rampenförmige Gestalt auf. Bei Erreichen einer durch den äußeren Regelkreis vorgegebenen Sollspannung schaltet der Schalttransistor ab.

Bei Current-Mode-Schaltreglern ist zur Stromabfassung an der Drossel bisher, wie oben beschrieben, ein Meßwiderstand im Laststromkreis erforderlich. Dieser Meßwiderstand ist zur Stromerfassung typischerweise niederohmig ausgebildet und aufgrund seiner Verluste für den Einsatz in integrierten Schaltung nicht geeignet. Solche Meßwiderstände müssen kostenintensiv extern an den integrierten Schaltungen angeschlossen werden, was erheblichen Aufwand bei der Herstellung erfordert.

Das Vorsehen eines typischerweise externen Meßwiderstandes erweist sich jedoch nicht nur aus Kostengründen als nachteilig, sondern reduziert auch den Wirkungsgrad des Schaltreglers. Da der Meßwiderstand typischerweise extern an der integrierten Schaltung angeschlossen werden muß, ist es, abgesehen von einem größeren Platzbedarf auf der Platine, unter Umständen notwendig, einen zusätzlichen Ausgangsanschluß an der integrierten Schaltung vorzusehen.

Schließlich weist der gemessene Spannungsabfall am Meßwiderstand pro Schaltperiode eine anfängliche Spannungsspitze auf, die beim Einschalten des Leistungsschalters durch Umladung parasitärer Kapazitäten entsteht. Diese unerwünschten Spannungsspitzen müssen durch zusätzli-

che, schaltungstechnisch aufwendige Maßnahmen – wie z. B. dem sogenannten "Leading Edge Current Blanking" – ausgeblendet werden, da sie sonst den tatsächlichen Meßwert unzulässig verfälschen.

Ausgehend von diesem Stand der Technik ist es daher die Aufgabe der vorliegenden Erfindung, einen sogenannten Current-Mode-Schaltregler anzugeben, der für die Realisierung in integrierter Schaltungstechnik besser geeignet ist.

Erfindungsgemäß wird diese Aufgabe durch einen Current-Mode-Stromregler mit den Merkmalen des Patentanspruchs 1 gelöst.

Demgemäß ist ein Current-Mode-Schaltregler zur Stromversorgung mit den folgenden Merkmalen vorgesehen:

- (a) mit einer ersten Regeleinrichtung zur Spannungsregelung und einer zweiten Regeleinrichtung zur Laststromregelung, die jeweils zwei Eingänge und jeweils einen Ausgang aufweisen, wobei einem ersten Eingang der ersten Regeleinrichtung ein Referenzsignal und einen zweiten Eingang als Regelgröße ein Ausgangssignal des Current-Mode-Schaltreglers zuführbar ist und wobei der Ausgang der ersten Regeleinrichtung mit einem ersten Eingang der zweiten Regeleinrichtung gekoppelt ist,
- (b) mit mindestens einem durch ein Steuersignal der zweiten Regeleinrichtung steuerbaren Leistungsschalter, dessen Laststrecke zwischen einem ersten Pol mit einem ersten Versorgungspotential und einem zweiten Pol mit einem zweiten Versorgungspotential angeordnet ist,
- (c) mit einer in Reihe zur dieser Laststrecke angeordneten Drossleinrichtung,
- (d) mit einem Integrator, der durch zeitliche Integration der an der Drossleinrichtung abfallenden Drosselspannung ein einen Laststrom abbildendes Regelsignal erzeugt, das als Regelgröße in einen zweiten Eingang der zweiten Regeleinrichtung eingekoppelt wird.

Ausgestaltungen und Weiterbildungen des Erfindungsgedankens sind Gegenstand der Unteransprüche.

Bei dem erfindungsgemäßen Current-Mode-Schaltregler kann auf einen Meßwiderstand zur Abfassung der Meßspannung wie bisher üblich, verzichtet werden. Die zur Regelung des Laststromes notwendige Meßspannung wird hier an der Drosselinduktivität selbst, die ohnehin für die Funktionsweise des Schaltreglers erforderlich ist, abgegriffen. Man nutzt dabei die Beziehung zwischen Strom I und Spannung U an einer Induktivität L , d. h.

$$U = L \, dI/dt.$$

Diese Drosselspannung U wird anschließend einem Integrator, z. B. einer spannungsgesteuerten Stromquelle mit nachgeschaltetem Integrierglied, zugeführt. Es wird also die an der Drosselinduktivität abfallende Spannung über die Zeit auf integriert. Auf diese Weise ist ein zusätzlicher, typischerweise extern ausgebildeter Meßwiderstand mit allen oben beschriebenen Nachteilen nicht mehr erforderlich.

Die Erfindung wird nachfolgend anhand der in den Figuren der Zeichnung angegebenen Ausführungsbeispiele näher erläutert.

Es zeigt dabei:

Fig. 1 ein allgemeines Blockschaltbild eines erfindungsgemäßen Current-Mode-Schaltreglers;

Fig. 2 ein Detailschaltbild mit einem bevorzugten Ausführungsbeispiel des erfindungsgemäßen Schaltreglers;

Fig. 3 einige Signal-/Zeit-Diagramme des erfindungsge-

mäßen Schaltreglers entsprechend Fig. 2.

In den Figuren der Zeichnung sind gleiche bzw. funktionselemente und Signale, sofern nicht anders angegeben, mit gleichen Bezugszeichen versehen.

Fig. 1 zeigt ein allgemeines Blockschaltbild des erfindungsgemäßen Current-Mode-Schaltreglers beispielsweise für den Einsatz in einem Schaltnetzteil.

Der Current-Mode-Schaltregler in Fig. 1 enthält eine erste Regeleinrichtung 1. Die erste Regeleinrichtung 1 weist zwei Regeleingänge und einen Ausgang auf. Im vorliegenden Ausführungsbeispiel wird dem positiven Eingang der ersten Regeleinrichtung 1 ein Referenzpotential 2 zugeführt. Dem negativen Eingang der ersten Regeleinrichtung 1 wird über einen Rückkopplungszweig 4 als Regelgröße das Ausgangspotential 3 des Schaltreglers eingekoppelt. Am Ausgang der ersten Regeleinrichtung 1 ist ein Sollpotential 23 abgreifbar, das einer nachgeschalteten zweiten Regeleinrichtung 5 zugeführt wird.

Die zweite Regeleinrichtung 5 enthält beispielsweise durch eine Einrichtung zur Pulsweitenmodulation (PWM), der über einen Rückkopplungszweig 7 die Regelgröße zugeführbar ist, ausgebildet sein. Die PWM-Einrichtung umfaßt einen PWM-Komparator 8, in dessen positiven Eingang das Sollpotential 23 und in dessen negativen Eingang als Regelgröße das Regelsignal 24 der zweiten Regeleinrichtung 5 eingekoppelt wird. Das Ausgangssignal des PWM-Komparators 8 wird zusammen mit dem Systemtakt 10 einem nachgeschalteten Latch 9 zugeführt. Am Ausgang des Latches 9 ist dann ein pulswidenmoduliertes Ansteuersignal 11 abgreifbar, über das der Steueranschluß eines nachgeschalteten Laststromschalter 12 angesteuert wird.

Der Laststromschalter 12 ist zwischen einem ersten Pol mit einem ersten Versorgungspotential 13 und einem zweiten Pol mit einem zweiten Versorgungspotential 14 geschaltet. Das erste Versorgungspotential 13 kann dabei das Eingangspotential sein, während das zweite Versorgungspotential 14 das Potential der Bezugspotential sein kann.

In Reihe zur Laststromstrecke des Leistungsschalters 12 ist eine Drosselinduktivität 15 sowie eine Last 16, die nicht notwendigerweise resistiv sein muß, geschaltet. Am Abgriff zwischen Drosselinduktivität 15 und Last 16 ist das Ausgangspotential 3 des Current-Mode-Schaltreglers abgreifbar. Am Abgriff zwischen Drosselinduktivität 15 und Leistungsschalter 12 ist ein Meßpotential 17 abgreifbar. Die an der Drosselinduktivität 15 abfallende Drosselspannung 18 wird einem Integrator, z. B. einer spannungsgesteuerten Stromquelle 19 zugeführt. Dabei wird das Meßpotential 17 dem positiven Eingang und das Ausgangspotential 3 dem negativen Eingang der spannungsgesteuerten Stromquelle 19 zugeführt. Die spannungsgesteuerte Stromquelle 19 erzeugt das Regelsignal 24, das wie oben erwähnt über den Rückkopplungszweig 7 als Regelgröße der PWM-Einrichtung zugeführt wird.

Zusätzlich ist in Fig. 1 ein Freilaufelement 20 sowie ein Element zur Spannungsglättung 21 vorgesehen. Das Freilaufelement 20 ist hier als Freilaufdiode vorgesehen, während das Element zur Spannungsglättung als Glättungskondensator 21 ausgebildet ist. Der Glättungskondensator 21 ist dabei der Last 16 parallel geschaltet, während die Freilaufdiode 20 zwischen Bezugsmasse 14 und dem Abgriff des Leistungsschalters 12 und der Drosselspule 15 geschaltet ist.

Der steuerbare Leistungsschalter 12 kann durch jede Art von Feldeffekt gesteuerten Transistoren, gesteuerten Bipolartransistoren oder ähnlichen steuerbaren Schaltern gebildet sein. Wesentlich ist hier lediglich, daß der steuerbare Leistungsschalter 12 für das Schalten eines (gepulsten) Laststromes 22 im Lastkreis des Schaltreglers geeignet ist.

Im vorliegenden Ausführungsbeispiel ist die Drosselspule 15 zwischen Last 16 und Leistungsschalter 12 geschaltet. Die Drosselspule 15 kann jedoch auch zwischen Leistungsschalter 12 und erstem Pol der Versorgungsspannungsquelle 13 geschaltet sein. Die Drosselinduktivität 15 kann als Spule, als Teil eines Transformators oder einem ähnlichen induktiven Element gebildet sein. Wesentlich ist hier lediglich, daß die Drosselinduktivität im Lastkreis des Schaltreglers angeordnet ist.

Der Glättungskondensator 21 und die Drosselinduktivität 15 dienen zur Glättung des Ausgangspotentials 3 bzw. des Laststromes 22 des Current-Mode-Schaltreglers. Das Freilaufelement 20 dient dabei zum Schutz des Leistungsschalters 12 vor Zerstörung bei Überschreiten dessen Sperrspannung.

Die erste Regeleinrichtung 1 wird typischerweise auch als äußerer Regelkreis bezeichnet, während die zweite Regeleinrichtung 5 als innerer Regelkreis bezeichnet wird. Die erste Regeleinrichtung 1 dient dabei zur Regelung des Ausgangspotentials 3 des Schaltreglers, während die zweite Regeleinrichtung 5 zur Regelung des Laststromes 22 vorgesehen ist.

Die zweite Regeleinrichtung 5 weist typischerweise, jedoch nicht notwendigerweise, eine PWM-Einrichtung entsprechend Fig. 1 auf. Wesentlich ist hier lediglich, daß die zweite Regeleinrichtung 5 Mittel zur Regelung des Laststromes 22 aufweist.

In der Schaltungsanordnung entsprechend Fig. 1 wird die Meßspannung nicht wie bisher üblich an einem resistiven Meßelement, beispielsweise einem Meßwiderstand, abgegriffen und als Regelgröße des inneren Regelkreises rückgekoppelt. Es wird hier vielmehr die Spannung an der ohnehin vorhandenen und zwingend notwendigen Drosselinduktivität 15 abgegriffen. Diese Drosselspannung 18 wird dann einem Integrator zugeführt. Auf diese Weise wird der Laststrom 22 durch Messung des Spannungsabfalls 18 über der Drosselinduktivität 15 und zeitliche Integration ermittelt. Am Ausgang der spannungsgesteuerten Stromquelle ist dann ein vom Laststrom 22 abgeleitetes Regelsignal 24 abgreifbar, das als Regelgröße des inneren Regelkreises der PWM-Einrichtung zugeführbar ist.

Die genaue Funktionsweise des erfindungsgemäßen Current-Mode-Schaltreglers wird anhand eines Detailschaltbildes entsprechend Fig. 2 näher erläutert. In Fig. 2 ist ein bevorzugtes Ausführungsbeispiel der erfindungsgemäßen Schaltungsanordnung aus Fig. 1 angegeben, das zusätzlich Mittel zur Kompensation einer Regelabweichung des äußeren Regelkreises aufweist.

In Fig. 2 ist die erste Regeleinrichtung 1 als Verstärker ausgebildet, dessen Verstärkung in der Regel frequenzabhängig ist. Die erste Regeleinrichtung 1 enthält einen Komparator 30, zwischen dessen Ausgang und negativem Eingang ein erster Widerstand 31 geschaltet ist. Der Parallelschaltung des Komparators 30 und des Widerstandes 31 ist ein zweiter Widerstand 32 in Reihe vorgeschaltet ist. Über das Verhältnis der Widerstandswerte des ersten Widerstandes 31 und des zweiten Widerstandes 32 ist somit bekanntermaßen der Verstärkungsfaktor des Verstärkers und damit der ersten Regeleinrichtung 1 dimensionierbar.

Die PWM-Einrichtung 6 ist in Fig. 2 durch einen PWM-Komparator 8 und einem dem PWM-Komparator 8 nachgeschalteten RS-Flip-Flop 9 realisiert. Dabei wird das Ausgangssignal des PWM-Komparators 8 in den Reset-Eingang und der Systemtakt 10 in den Set-Eingang des RS-Flip-Flops 9 eingekoppelt. Das am Ausgang des RS-Flip-Flops 9 abgreifbare pulswidenmodulierte Ansteuersignal 11 wird dem Steueranschluß des nachgeschalteten Leistungsschalters 12 zugeführt. Der Leistungsschalter 12 ist hier als npn-

Bipolartransistor realisiert. Das als RS-Flip-Flop 9 ausgebildete Latch dient dazu, daß jeweils nur ein Puls pro Taktperiode dem Steueranschluß des nachgeschalteten Leistungsschalters 12 zugeführt wird. Im eingeschwungenen Zustand und bei geschlossenen Leistungsschalter 12 fließt im Mittel ein konstanter Laststrom.

Die durch die Drosselspannung 18 gesteuerte spannungsgesteuerte Stromquelle 19 ist in Fig. 2 als Transkonduktanzverstärker 33 mit nachgeschaltetem integrierenden Element 34 ausgebildet. Zwischen dem Ausgang des Transkonduktanzverstärkers 33 und dem zweiten Pol der Versorgungsspannungsquelle ist als integrierendes Element 34 ein Kondensator geschaltet. Es wäre selbstverständlich auch denkbar, als spannungsgesteuerte Stromquelle 19 einen Operationsverstärker zu verwenden, jedoch wäre diese Möglichkeit schaltungstechnisch sehr viel aufwendiger.

Der Transkonduktanzverstärker erzeugt aus dem Meßspannung über der Drosselinduktivität 15, d. h. aus der Differenz des Meßpotentials 17 und des Ausgangspotentials 3, einen Ausgangsstrom, der über das integrierende Element 34 über die Zeit aufintegriert wird. Der aufintegrierte Ausgangsstrom 24 bildet dann den Laststrom 22 ab. Über den Rückkopplungszweig 7 wird dann das sich ergebende Regelpotential 40 über eine Spannungsquelle 38 als Regelgröße des inneren Regelkreises rückgekoppelt. Die Trägheit dieses inneren Regelkreises bzw. der zweiten Regeleinrichtung 5 ist dabei über den Kondensator 34 dimensionierbar.

Zusätzlich ist in Fig. 2 eine sogenannte "Feed-Forward Regelschaltung" zur Kompensation einer Regelabweichung der Sollspannung des äußeren Regelkreises vorgesehen. Dazu ist eine Kompensationseinrichtung 35 vorgesehen, die einen zweiten Transkonduktanzverstärker 36 und einen Kondensator enthält. Dem negativen Eingang des Transkonduktanzverstärkers 36 wird das Sollpotential 23 der ersten Reglereinrichtung 1 zugeführt. Dem positiven Eingang des Transkonduktanzverstärkers 36 wird ein zweites Sollpotential 37 einer Sollwertspannungsquelle zugeführt. Am Ausgang der Kompensationseinrichtung ist dann ein Kompensationssignal 39 abgreifbar, das über den Rückkopplungszweig 7 zusammen mit dem Ausgangsstrom 24 das Regelpotential 40 erzeugt und in den Regeleingang der PWM-Einrichtung eingekoppelt wird.

Nachfolgend wird die Funktionsweise dieser Kompensationseinrichtung 35 näher erläutert.

Wie oben erläutert ergibt sich der Verstärkungsfaktor des Komparators 30 und damit der ersten Regeleinrichtung 1 über das Verhältnis der Widerstandswerte der Widerstände 31 und 32. Weist jedoch der Komparator 30 eine zu kleine Verstärkung auf, dann kann es zu einer Regelabweichung im Ausgangssignal der ersten Reglereinrichtung 1 kommen, d. h. es kommt zu einer Abweichung des von der ersten Reglereinrichtung 1 ausgangsseitig erzeugten Sollpotentials 23 von einem vorgegebenen Sollpotential 37.

Eine Vergrößerung des Verstärkungsfaktors des Komparators 30 durch geeignete Dimensionierung der Widerstände 31, 32 ist jedoch nur begrenzt möglich, da bei einer zu großen Verstärkung der äußere Regelkreis nicht stabil ist und anfängt zu schwingen. Beispielsweise ergibt sich bei einem Verstärkungsfaktor $V = 10$ eine Regelabweichung des Sollpotentials 23 der ersten Reglereinrichtung 1 vom vorgegebenen Sollpotential 37 von etwa 10%.

Zur Kompensation dieser Regelabweichung wird das Sollpotential 23 der ersten Regeleinrichtung 1 der Kompensationsvorrichtung 35 zugeführt. Bei einer Regelabweichung wird am Ausgang der Kompensationsvorrichtung 35 ein Kompensationssignal 39 erzeugt. Dieses Gleichspannungssignal 39 wird dem ausgangsseitig von der spannungsgesteuerten Stromquelle 19 bereitgestellten Wechselspan-

nungssignal 24 überlagert. In die PWM-Einrichtung wird dann ein Wechselspannungsüberlagertes Gleichspannungssignal 40 als Regelgröße zugeführt. Bei einer Regelabweichung des Sollpotentials 23 wird somit ein der Regelabweichung entsprechender Gleichanteil zur Kompensation in den negativen Eingang der PWM-Einrichtung eingekoppelt. Auf diese Weise wird erreicht, daß die Ausgangsspannung des äußeren Regler und damit auch dessen Eingangsspannung auf einem festen, daß heißt dem vorgegebenen Sollwertpegel des Sollpotentials liegt. Es wird dadurch vermieden, daß eine Regelabweichung im Ausgangssignal des äußeren Regelkreises beibehalten wird und sich somit ungünstig auf die Stabilität des Regelsystems auswirkt.

Bei geringen Regelabweichungen ist es nicht erforderlich bzw. häufig auch nicht erwünscht, diese sofort, d. h. dynamisch ohne Verzögerung auszuregulieren. Es ist daher typischerweise ein die Trägheit der Kompensationseinrichtung bestimmendes Element, das typischerweise durch ein Kondensator ausgebildet ist, vorgesehen. Vorteilhafterweise wird in Fig. 2 dieser Kondensator durch den Kondensator 34 der spannungsgesteuerten Stromquelle 19 gebildet. Auf diese Weise kann ein Kondensator eingespart werden.

Die Kompensationseinrichtung ist bekanntermaßen ein Integrator und kann daher, ähnlich wie der Integrator 19, durch jede Art von spannungsgesteuerten Stromquellen ausgebildet sein. Die Spannungs-Strom-Wandlung der Kompensationseinrichtung 35 ist somit auch nicht notwendigerweise auf einen Transkonduktanzverstärker 36 beschränkt, sondern kann beispielsweise auch durch einen Operationsverstärker ersetzt werden.

Fig. 3 zeigt drei Signal-/Zeit-Diagramme der erfindungsgemäßen Schaltungsanordnung entsprechend Fig. 2. Fig. 3a zeigt in einer Simulation der Schaltungsanordnung entsprechend Fig. 2 den zeitlichen Verlauf des Laststromes 22, Fig. 3b den zeitlichen Verlauf der Drosselspannung 18 und Fig. 3c den zeitlichen Verlauf des durch die spannungsgesteuerte Stromquelle 19 ermittelten Laststromes 22, bei dem der Gleichspannungsanteil des Regelsignals durch das Kompensationssignal 39 der dritten Regeleinrichtung "verfälscht" wurde.

Im eingeschwungenen Zustand stellt sich ein Laststrom 22 im Lastkreis des Schaltreglers ein (Fig. 3a). Die gemessene Drosselspannung 18 repräsentiert die zeitliche Ableitung dieses Laststromes 22 (Fig. 3b). Nach Aufintegration der rechteckförmigen Drosselspannung 18 ergibt sich dann ein Regelpotential 40, das exakt die gleiche Kurvenform wie der Laststrom 22 aufweist.

In den Fig. 1 und 2 ist der Current-Mode-Schaltregler als Tiefsetzsteller (Buck-Converter) ausgebildet. Die Erfindung ist jedoch nicht auf einen Tiefsetzsteller beschränkt, sondern kann bei jedem Current-Mode-Schaltregler, wie beispielsweise bei einem Hochsetzsteller (Boost-Converter), Sperrwandler (Fly-Back-Converter), oder daraus abgeleiteten Konvertern angewendet werden.

Die bevorzugte, jedoch nicht notwendigerweise ausschließliche Anwendung, finden die erfindungsgemäßen Current-Mode-Schaltregler bei getakteten Stromversorgungen. Besonders vorteilhaft ist die Erfindung in einem Schaltteil mit Current-Mode-Schaltregler.

Bezugszeichenliste

- 1 erste Regeleinrichtung, Regler des äußeren Regelkreises
- 2 Referenzpotential
- 3 Ausgangspotential des Schaltreglers
- 4 (erster) Rückkopplungszweig
- 5 zweite Regeleinrichtung, Regler des inneren Regelkreises, PWM-Einrichtung

- 7 (zweiter) Rückkopplungsweig
- 8 PWM-Komparator
- 9 Latch, Flip-Flop
- 10 Systemtakt
- 11 (pulsweitenmoduliertes) Ansteuersignal
- 12 steuerbarer Leistungsschalter/Leistungs transistor
- 13, 14 erstes/zweites Versorgungspotential
- 15 Drosselinduktivität, Drosselspule
- 16 Last
- 17 Meßpotential
- 18 Drosselspannung
- 19 spannungsgesteuerte Stromquelle
- 20 Freilaufelement, Freilaufdiode
- 21 Element zur Spannungsglättung, Glättungskondensator
- 22 Laststrom
- 23 (von der ersten Regeleinrichtung erzeugtes) Sollpotential
- 24 Ausgangssignal des Integrators
- 30 Komparator der ersten Regeleinrichtung
- 31, 32 erster/zweiter Widerstand der ersten Regeleinrichtung
- 33 (erster) Transkonduktanzverstärker
- 34 integrierendes Element, Kondensator
- 35 Kompensationseinrichtung
- 36 (zweiter) Transkonduktanzverstärker
- 37 (vorgegebenes) Sollpotential
- 38 Spannungsquelle
- 39 Kompensationssignal
- 40 Regelsignal/-potential des inneren Regelkreises

Patentansprüche

1. Current-Mode-Schaltregler zur Stromversorgung mit den folgenden Merkmalen:
 - (a) mit einer ersten Regeleinrichtung (1) zur Spannungsregelung und einer zweiten Regeleinrichtung zur Laststromregelung, die jeweils zwei Eingänge und jeweils einen Ausgang aufweisen, wobei
 - einem ersten Eingang der ersten Regeleinrichtung (1) ein Referenzsignal (2) und einen zweiten Eingang als Regelgröße ein Ausgangssignal (3) des Current-Mode-Schaltreglers zuführbar ist und wobei
 - der Ausgang der ersten Regeleinrichtung (1) mit einem ersten Eingang der zweiten Regeleinrichtung (5) gekoppelt ist,
 - (b) mit mindestens einem durch ein Steuersignal (11) der zweiten Regeleinrichtung (5) steuerbaren Leistungsschalter (12), dessen Laststrecke zwischen einem ersten Pol mit einem ersten Versorgungspotential (13) und einem zweiten Pol mit einem zweiten Versorgungspotential (14) angeordnet ist,
 - (c) mit einer in Reihe zur dieser Laststrecke angeordneten Drossleinrichtung (15),
 - (d) mit einem Integrator (19), der durch zeitliche Integration der an der Drossleinrichtung (15) abfallenden Drosselspannung (18) ein einen Laststrom (22) abbildendes Regelsignal (40) erzeugt, das als Regelgröße in einen zweiten Eingang der zweiten Regeleinrichtung (5) eingekoppelt wird.
2. Schaltregler nach Anspruch 1, dadurch gekennzeichnet, daß der Integrator (19) als spannungsgesteuerten Stromquelle ausgebildet ist.
3. Schaltregler nach einem der vorherigen Ansprüche, dadurch gekennzeichnet, daß als Integrator (19) ein erster Transkonduktanzverstärker (33) mit nachgeschaltetem kapazitiven Element (34) vorgesehen ist.

4. Schaltregler nach einem der Ansprüche 1 oder 2, dadurch gekennzeichnet, daß als Integrator (19) ein Operationsverstärker mit nachgeschaltetem kapazitiven Element (34) vorgesehen ist.
5. Schaltregler nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die zweite Regeleinrichtung (5) einen Pulsweitenmodulator (6) aufweist, der zumindest einen pulsweiten modulierten Komparator (8) und eine taktgesteuerte Speichereinrichtung (9) enthält.
6. Schaltregler nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß der steuerbare Leistungsschalter (12) ein durch Feldeffekt gesteuerter Transistor oder ein Bipolartransistor ist.
7. Schaltregler nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß der Schaltregler einen Tiefsetzsteller aufweist.
8. Schaltregler nach einem der Ansprüche 1 bis 6, dadurch gekennzeichnet, daß der Schaltregler einen Hochsetzsteller aufweist.
9. Schaltregler nach einem der Ansprüche 1 bis 6, dadurch gekennzeichnet, daß der Schaltregler einen Sperrwandler aufweist.
10. Schaltregler nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß im Lastkreis des Schaltreglers Mittel zur Signalglättung vorgesehen sind, wobei die Mittel zur Signalglättung zumindest einen Glättungskondensator (21) und/oder zumindest eine Drosselspule (15) enthalten.
11. Schaltregler nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß eine Kompensationseinrichtung (35) vorgesehen ist, die bei einer Regelabweichung der ersten Regeleinrichtung (1) ein von dieser Regelabweichung abgeleitetes Kompensationssignal (39) erzeugt, das dem vom Laststrom (22) abgeleiteten Regelsignal (24) überlagert wird und als Regelgröße in die zweite Regeleinrichtung (5) eingekoppelt wird.
12. Schaltregler nach Anspruch 11, dadurch gekennzeichnet, daß die Regelung der Kompensationseinrichtung (35) träge erfolgt, wobei als das die Trägheit bestimmende Element das integrierende Element (34) der ersten Regeleinrichtung (5) vorgesehen ist.
13. Schaltnetzteil mit einem Current-Mode-Schaltregler nach einem der vorhergehenden Ansprüche.

Hierzu 3 Seite(n) Zeichnungen

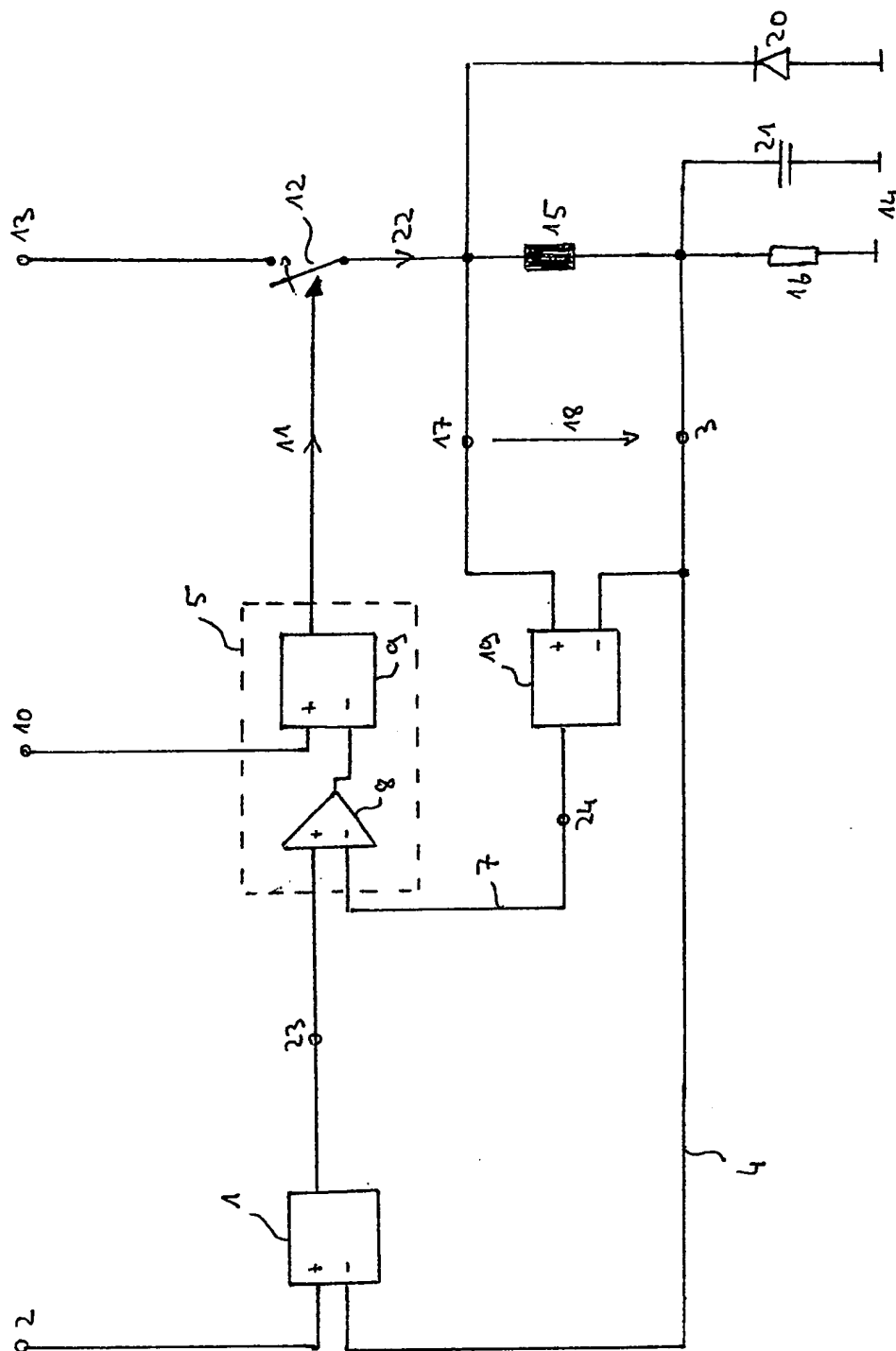


Fig. 1

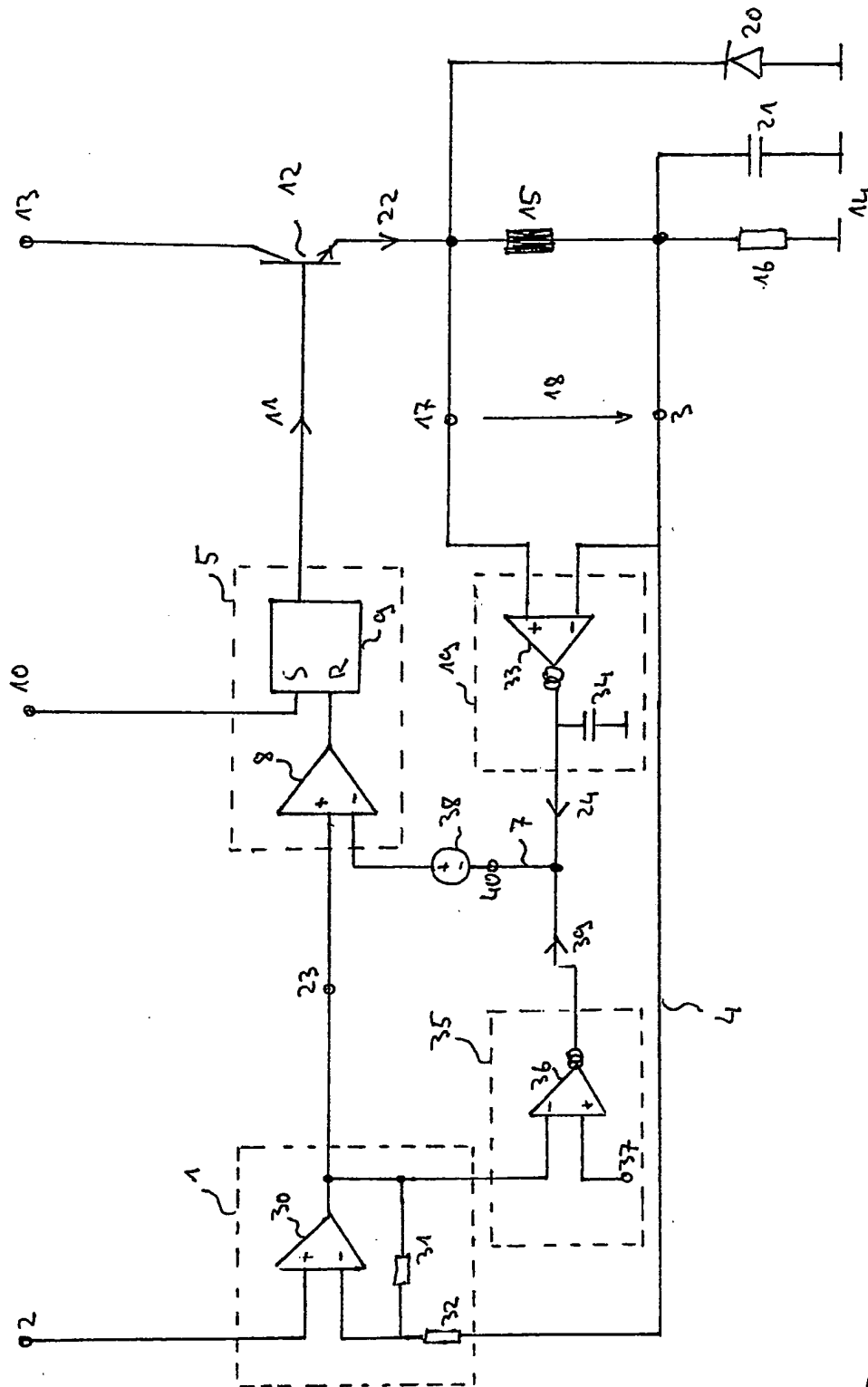


Fig. 2

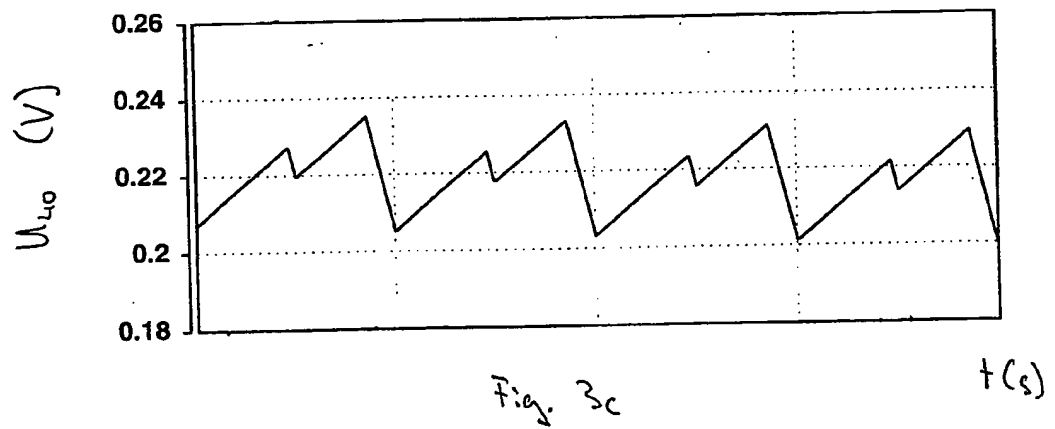
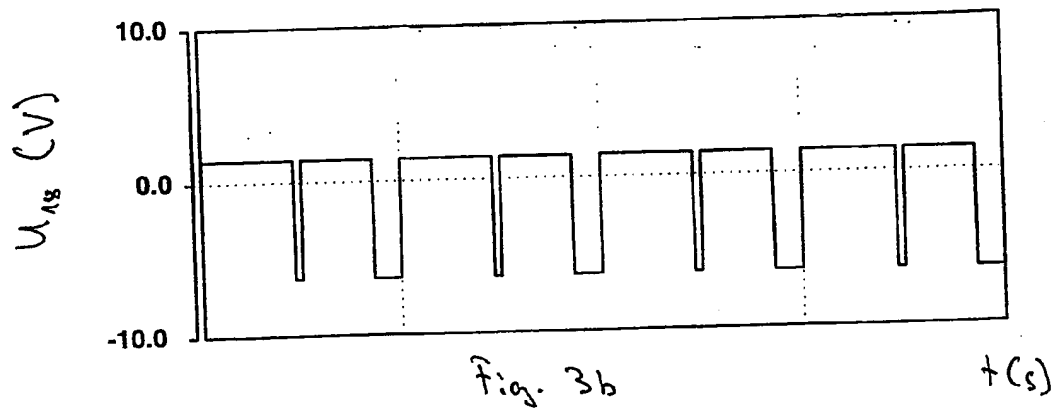
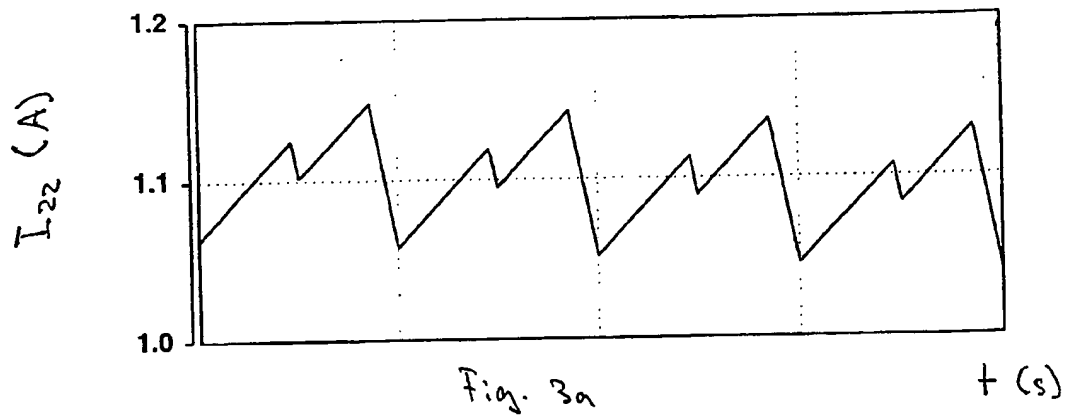


Fig. 3